

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-261440

(43)Date of publication of application : 24.09.1999

(51)Int.Cl.

H04B 1/69
// H04B 1/10

(21)Application number : 10-059636

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 11.03.1998

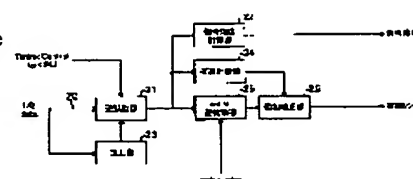
(72)Inventor : ITO KATSUTOSHI

(54) RECEIVER

(57)Abstract:

PROBLEM TO BE SOLVED: To effectively avoid deterioration in communication quality by adaptively selecting the number of signal processing elements assigned to a searcher element function and a finger element function depending on a reception state.

SOLUTION: An inverse spread section 21 and a signal strength calculation section 22 configure an element section corresponding to a searcher element mode, and a 1st signal processing element consists of the two circuit sections. Furthermore, the signal strength calculation section 22 provides an output of a large value only when an operating timing of a received signal and that of the inverse spread section 21 are coincident. On the other hand, in the case that the signal processing element is used in the finger element mode, the inverse spread section 21 applies inverse spread processing to an input signal 20 in a timing instructed by a CPU similarly to the case of the searcher element mode at first. Simultaneously, a DLL section 23 calculates a signal strength in a time after a prescribed timing from the operating timing of the inverse spread section 21 and the operating timing of the inverse spread section 21 is corrected to maximize the signal strength outputted in the operating timing of the inverse spread section 21.



LEGAL STATUS

[Date of request for examination] 22.02.2000

[Date of sending the examiner's decision of rejection] 07.05.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

THIS PAGE BLANK (USPTO)

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-261440

(43) 公開日 平成11年(1999) 9月24日

(51) Int.Cl.⁶

識別記号

F I

H 0 4 B 1/69

H 0 4 J 13/00

C

// H 0 4 B 1/10

H 0 4 B 1/10

M

審査請求 未請求 請求項の数 6 O L (全 18 頁)

(21) 出願番号 特願平10-59636

(22) 出願日 平成10年(1998) 3月11日

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 伊東 克俊

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

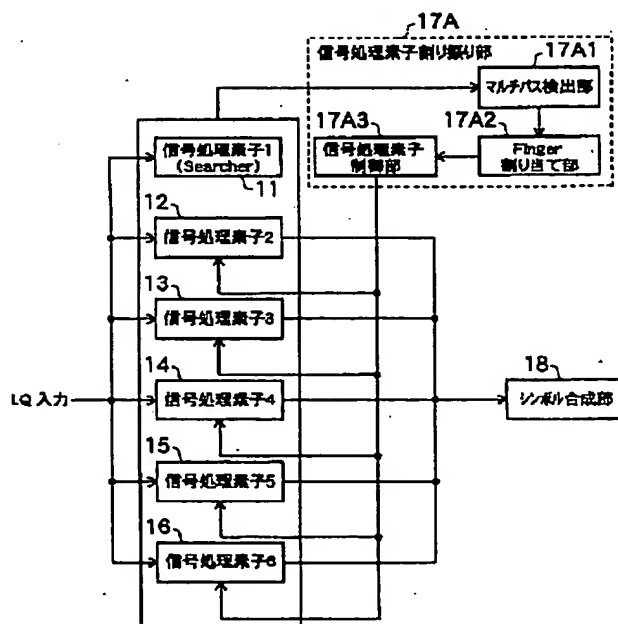
(74) 代理人 弁理士 工藤 宜幸

(54) 【発明の名称】 合成受信装置

(57) 【要約】

【課題】 受信状況の変動に応じ、通信品質に影響がで
るおそれがある。

【解決手段】 (1) 信号検出若しくは信号強度の推定用
に用いられるサーチャー素子機能と、信号復調用に用い
られるフィンガー素子機能の双方を有し、一方又は双方
の機能の選択使用が可能な、少なくとも1以上の信号処
理素子と、(2) 自装置の受信状況に応じ、サーチャー素
子機能用に割り当てる信号処理素子の数と、フィンガー
素子機能用に割り当てる信号処理素子の数を、適応的に
設定する割り振り制御手段とを、合成受信装置に備える
ようにする。



【特許請求の範囲】

【請求項 1】 信号検出若しくは信号強度の推定用に用いられるサーチャー素子機能と、信号復調用に用いられるフィンガー素子機能の双方を有し、一方又は双方の機能の選択使用が可能な、少なくとも 1 以上の信号処理素子と、

自装置の受信状況に応じ、サーチャー素子機能用に割り当てる信号処理素子の数と、フィンガー素子機能用に割り当てる信号処理素子の数を、適応的に設定する割り振り制御手段とを備えたことを特徴とする合成受信装置。

【請求項 2】 請求項 1 に記載の合成受信装置において、

上記割り振り制御手段は、復調可能なパス又はセル数に応じ、フィンガー素子機能として機能させる信号処理素子の数を設定するよう動作し、受信可能な信号パス又はセル数が多いときフィンガー素子機能に割り当てる信号処理素子の数を多くし、受信可能な信号パス又はセル数が少ないときにはフィンガー素子機能として割り当てる数を少なくすることを特徴とする合成受信装置。

【請求項 3】 請求項 1 に記載の合成受信装置において、

上記割り振り制御手段は、隣接基地局数に応じ、サーチャー素子機能として機能させる信号処理素子の数を優先的に設定するよう動作し、隣接基地局数が多いときサーチャー素子機能に割り当てる信号処理素子の数を多くする一方でフィンガー素子機能に割り当てる信号処理素子の数をその分少なくし、隣接基地局が少ないときサーチャー素子機能に割り当てる信号処理素子の数を少なくする一方でフィンガー素子機能に割り当てる信号処理素子の数をその分多くすることを特徴とする合成受信装置。

【請求項 4】 請求項 1 に記載の合成受信装置において、

上記割り振り制御手段は、現在受信中の基地局から得られた受信信号強度に応じ、サーチャー素子機能として機能させる信号処理素子の数を優先的に設定するよう動作し、受信信号強度が強いときサーチャー素子機能に割り当てる信号処理素子の数を少なくする一方でフィンガー素子機能に割り当てる信号処理素子の数をその分多くし、受信信号が弱いときサーチャー素子機能に割り当てる信号処理素子の数を多くする一方でフィンガー素子機能に割り当てる信号処理素子の数をその分少なくすることを特徴とする合成受信装置。

【請求項 5】 請求項 1 に記載の合成受信装置において、

上記割り振り制御手段は、受信フレーム誤り率に応じ、サーチャー素子機能として機能させる信号処理素子の数を優先的に設定するよう動作し、フレーム誤り率が低いとき、サーチャー素子機能に割り当てる信号処理素子の数を少なくする一方でフィンガー素子機能に割り当てる信号処理素子の数をその分多くし、フレーム誤り率が高

いときサーチャー素子機能に割り当てる信号処理素子の数を多くする一方でフィンガー素子機能に割り当てる信号処理素子の数をその分少なくすることを特徴とする合成受信装置。

【請求項 6】 請求項 1 に記載の合成受信装置において、

上記割り振り制御手段は、受信モードに応じ、サーチャー素子機能及びフィンガー素子機能として機能させる信号処理素子の数をおおのの設定するよう動作し現受信モードが同期補足モードであるときすべての信号処理素子をサーチャー素子機能に割り当て、現受信モードが通信待ち受けモードであるときサーチャー素子機能に割り振る信号処理素子の数を多くし又はサーチャー素子機能及びフィンガー素子機能の数が均等になるように割り当て、現受信モードが通信モードであるときフィンガー素子機能に割り当てる数を多くすることを特徴とする合成受信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、合成受信装置に関し、例えば、符号分割多元接続方式（CDMA：code division multiple access）にて通信動作を実行する CDMA 受信装置に適用し得るものである。

【0002】

【従来の技術】従来、レイク合成方式を採用する受信機の例が、「TIA/EIA INTERIM STANDARD "Mobile Station-Base Station Compatibility Standard for Dual-Mode Wideband Spread Spectrum Cellular System (IS-95)"」に記載されている。

【0003】本方式の受信機では、最低 4 つの信号処理素子を用い、それらのうち最低 3 つを受信用素子に、最低 1 つを信号検出／信号強度推定用素子に用いることが定められている（上記文献の 6.2.2.1）。

【0004】このため、従来装置では、例えば、5 つの信号処理素子を用いる場合、4 つを受信用素子に割り当て、残る 1 つを信号検出／信号強度推定用素子に割り当てる等、受信用素子に割り当てる数と信号検出／信号強度推定用素子に割り当てる数を予め固定的に定めるのが通常である。

【0005】

【発明が解決しようとする課題】しかし、セルラーシステムのように、使用環境等が変動し易いシステムにおいては、変動のために通信中における伝送路特性が影響を受け易い。

【0006】このため、受信波の状態によっては、予め定めた数の信号検出／信号強度推定用素子よりも多数の素子を必要とする場合や、予め定めた数の受信用素子よりも多くの素子を必要とする場合がある。

【0007】かかる事態を回避するため、従来装置で搭載されている数以上の信号検出／信号強度推定用素子及

び受信素子を搭載することも考えられるが、かかる構成は、装置の小型化及び低消費電力化の点で課題があるだけでなく、各素子の利用効率の観点からも課題がある。

【0008】また、電話のようなシステムでは、同期確立時、通話待ち受け時、通話時など、受信機の受信モードに応じて要求される処理が異なり、必要とされる受信素子数、信号検出／信号強度推定用素子数等も異なるので、受信モードに応じて、各素子の利用効率が大きく変化する等の課題があった。

【0009】本発明は、以上の課題を考慮してなされたもので、受信状態やシステム状況に応じ、信号処理素子の割当てを適応的に可変することができる、搭載された各素子の利用効率の高い合成受信装置を提案することを目的とする。

【0010】

【課題を解決するための手段】かかる課題を解決するため本発明においては、(1) 信号検出若しくは信号強度の推定用に用いられるサーチャー素子機能と、信号復調用に用いられるフィンガー素子機能の双方を有し、一方又は双方の機能の選択使用が可能な、少なくとも1以上の信号処理素子と、(2) 自装置の受信状況に応じ、サーチャー素子機能用に割り当てる信号処理素子の数と、フィンガー素子機能用に割り当てる信号処理素子の数を、適応的に設定する割り振り制御手段とを、合成受信装置に備えるようにする。

【0011】このように、本発明に係る構成の合成受信装置では、サーチャー素子機能及びフィンガー素子機能用に割り当てることができる信号処理素子の数を、受信状況に応じ適応的に設定できるので、従来装置のような通信品質の劣化を有効に回避することが可能となる。

【0012】

【発明の実施の形態】(A) 各実施形態に共通する技術思想

以下、本発明に係る合成受信装置を、CDMA受信装置に適用する場合の各実施形態について説明することとし、各実施形態の説明の前に、それらに共通する技術思想を説明しておく。

【0013】以下説明する各実施形態は、それぞれ、新たに設ける信号処理素子割り振り部において、受信状態を基に、検出／信号強度推定用素子（以下「サーチャー素子」という。）が不足しているか、信号復調用素子（以下「フィンガー素子」という。）が不足しているかについてを、現状の設定を基に判断し、その判定結果に基づいて、装置内に搭載されているM個の独立した信号処理素子のうち何個をサーチャー素子に割り当て、残りをフィンガー素子に割り当てれば良いか制御する点で共通する。

【0014】以下では、説明を簡略化するため、信号処理素子の数Mが6の場合について説明する。

【0015】(B) 第1の実施形態

(B-1) 全体構成

図1に、第1の実施形態に係るCDMA受信装置の構成を示す。なお、図1の場合には、CDMA受信装置の構成として、6個の信号処理素子11～16と、信号処理素子割り振り部17Aと、シンボル合成部18のみを示しているが、これは、従来装置と異なる本実施形態に特有の機能構成部分のみを示したためであり、實際上、その他の信号処理系に関しては従来装置と同様の処理構成が用いられている。

【0016】以下、図1に表したこれら3つの機能素子の構成を説明する。

【0017】(b-1) 信号処理素子の構成

6個の信号処理素子11～16は、いずれも量子化された無線信号I及びQを入力し、これら無線信号I及びQから信号強度又は信号強度と復調シンボルを得るための素子である。

【0018】これら6個の信号処理素子11～16は、基本的にいずれも同一の内部構成を有する素子であるが、第1の信号処理素子11については、サーチャー素子としてのみ動作すれば良いので、他の5つの信号処理素子12～16から一部機能（フィンガー素子としての機能）を省略した構成でなる。これは、通信方式の規定上、最低1つは、信号検出／信号強度推定用素子として用いなければならないことに起因するが、もちろん、6個全てが同一のものであっても良い。

【0019】図2に、第2～第6の信号処理素子12～16の内部構成を示す。これら信号処理素子には、2つの動作モード（サーチャー素子モード及びフィンガー素子モード）のいずれでも動作し得るための機能ブロックが内蔵されている。すなわち、逆拡散部21、信号強度計算部22、DLL (delay lock loop) 部23、位相計算部24、ウォルシュ (walsh) 逆拡散部25、位相補正部26から構成されている。

【0020】信号処理素子がサーチャー素子モードで使われる場合、逆拡散部21は、CPU（不図示）から指示されたタイミングで入力信号20の逆拡散を行い、信号強度計算部22で、受信信号と逆拡散部21で発生された系列との相関（受信信号強度）を計算し出力する。この場合、DLL部23、位相計算部24、ウォルシュ逆拡散部25、位相補正部26は動作しない。

【0021】すなわち、逆拡散部21と信号強度計算部22がサーチャー素子モードに対応する素子部の構成であり、第1の信号処理素子11は、これら2つの回路部で構成されている。なお、信号強度計算部22の出力は、受信信号と逆拡散部21の動作タイミングが一致した時のみ大きな値を出力する。

【0022】一方、信号処理素子がフィンガー素子モードで使われる場合、最初は、サーチャー素子モード時と同様、CPU（不図示）から指示されたタイミングで、

逆拡散部 21 が、入力信号 20 を逆拡散する。同時に、DLL 部 23 は、逆拡散部 21 の動作タイミングから $\pm T_{dl1}$ のタイミングで信号強度を計算し、逆拡散部 21 の動作タイミングで出力される信号強度が最大になるように、逆拡散部 21 の動作タイミングを補正する。

【0023】位相計算部 24 は、既知のデータが含まれる信号（パイロットチャンネル信号）から、伝送路で生じた I 及び Q 信号位相の回転量を計算する。ウォルシュ逆拡散部 25 では、基地局から指定されたウォルシュ符号で更に逆拡散を行い、シンボルレートに変換する。変換されたシンボルは、位相補正部 26 に入力され、位相計算部 24 で求められた位相分の補正を行い、フィンガー出力シンボルとする。

【0024】すなわち、逆拡散部 21、DLL 部 23、位相計算部 24、ウォルシュ逆拡散部 25、位相補正部 26 がフィンガー素子モードに対応する素子部の構成である。

【0025】(b-2) 信号処理素子割り振り部の構成
信号処理素子割り振り部 17A は、3つの素子、すなわち、マルチパス検出部 17A1、フィンガー割り当て部 17A2、信号処理素子制御部 17A3 からなる。

【0026】ここで、マルチパス検出部 17A1 は、サーチャー素子やフィンガー素子から出力される、各マルチパス信号の信号レベルを分析し、受信可能なパスであるかどうかを判定するための手段である。

【0027】フィンガー割り当て部 17A2 は、受信可能と判断されたパスを、どの信号処理素子に割り当てるかを決定するための手段であり、決定された割り当てを、例えば、5 ビットのデータとして出力するようになっている。

【0028】信号処理素子制御部 17A3 は、フィンガー割り当て部 17A2 から与えられる 5 ビットのデータに基づいて、第 2～第 6 の信号処理素子 11～16 を直接制御する手段である。

【0029】例えば、フィンガー割り当て部 17A2 から与えられた 5 ビットのデータのうち 1 ビット目のビットが第 2 の信号処理素子 12 に対応し、2 ビット目が第 3 の信号処理素子 13 に対応し、以下同様の対応関係により第 5 ビット目のビットが第 5 の信号処理素子 15 に対応するとすると、このとき与えられる 1 ビット目のビットが「1」の場合、信号処理素子制御部 17A3 は、第 2 の信号処理素子 12 をフィンガー素子モードに設定し、「0」であればサーチャー素子モードに設定するようになっている。

【0030】(b-3) シンボル合成部の構成
シンボル合成部 18 は、フィンガー素子に設定された各信号処理素子からの出力シンボルを最大比合成（足し算）し出力する手段である。なお、各フィンガー素子からの出力は同期していないので、シンボル合成部 18 がタイミング補正を行うようになっている。

【0031】(B-2) 信号処理素子割り振り部の処理動作

続いて、以上の構成を有する CDMA 受信装置における特有の処理動作、すなわち、マルチパス検出部 17A1 及びフィンガー割り当て部 17A2 における処理動作の内容を、図 3 及び図 4 を用いて説明する。

【0032】まず、図 3 に、マルチパス検出部 17A1 の処理内容を示す。本処理では、サーチャー素子が検出した各タイミングでの信号強度の分析が行われ、復調可能な有効パスの選択が実行される。なお、図 3 では、各基地局を順番に検索する形で示しているが、サーチャー素子として 2 つ以上の信号処理素子を利用可能な場合には、並列処理を行うことも可能である。

【0033】マルチパス検出部 17A1 は、処理を開始すると、ステップ SP1 の処理において、マルチパス検索のための基地局のタイミングと検索する窓幅とを設定し、これらをサーチャー素子として機能する信号処理素子に対して与えることにより、受信タイミング近辺のマルチパス信号強度を計算させる。

【0034】次に、マルチパス検出部 17A1 はステップ SP2 に進み、ステップ SP1 における計算結果から、しきい値 TH1 [dB] 以上のパスを選択することにより、ノイズ成分の多いパス（復調不可能なパス）又はノイズを破棄する。

【0035】そして、ステップ SP3 において、マルチパス検出部 17A1 は、選択されたパスのうち受信強度の大きい、最大 5 つ（フィンガー素子に割り当て可能な最大個数）のパスを選択し、フィンガー素子割り当て候補とする。

【0036】なお、かかるステップ SP1～ステップ SP3 の処理は、ステップ SP4 で肯定結果が得られるまで、すなわち、現受信可能な全基地局の受信タイミングについて、復調可能な全パスの検出が終了するまで繰り返し実行される。

【0037】やがて、全基地局についての検出が終了し、ステップ SP4 において肯定結果が得られると、マルチパス検出部 17A1 はステップ SP5 に進み、最大受信強度パスの受信強度に対するパワー比が、「REF-THRESH」[dB] 以上小さいパスはレイク合成しても効果がないと判断し、それらパスを破棄し、残ったパスをフィンガー素子に割り当てることにより、最終的な候補パスを設定する。

【0038】このとき、受信強度のみで判定するのではなく、サイトダイバーシチを重視し、複数の基地局（送信機）信号を受信したい易合には、各基地局からの最良信号パスに重みを付けてから、本処理を行っても良い。

【0039】次に、かかる処理の結果得られた候補パスを基に処理を行うフィンガー割り当て部 17A2 の処理動作を、図 4 を用いて説明する。

【0040】ここで、フィンガー割り当て部 17A2

は、5個ある信号処理素子（前述したように、6個ある信号処理素子のうち1つは必ずサーチャー素子として用いられるため）のうち何個の信号処理素子を最終的にフィンガー素子として用いるか決定する処理と、決定されたフィンガー素子にパスを割り当てる処理を実行する。

【0041】まず、フィンガー割り当て部17A2は、ステップSP11の処理において、マルチパス検出部17A1から出力されるフィンガー割り当て候補パス数（図中、選択パス数）と、フィンガー素子として割り当てることのできる信号処理素子の最大数（図中、5）とを比較し、小さい方の数を、フィンガー素子として割り当て可能な信号処理素子の数、すなわち「NUM_FINGER」に設定する。

【0042】なお、本例では、「NUM_FINGER」を、有効パス数の最小値として定義して、この処理を毎回実行するように図示しているが、実際は、フィンガー数を頻繁に変動させるのは好ましくないの、ある程度の周期を持たせて処理を行うか、又は、フィルタリング処理を行うことが好ましい。

【0043】このように、フィンガー素子に割り当てる信号処理素子の数が決定されると、フィンガー割り当て部17A2は、次のステップSP12の処理に移り、フィンガー割り当て候補パスを信号強度順に並べ替える。なおここでの処理では、上記マルチパス検出時と同様、サイトダイバーシチを重視したい場合には、各基地局からの最強パスに重みを付けてから本処理を行っても良い。

【0044】この並び替えが終了すると、フィンガー割り当て部17A2は、ステップS13に移り、現復調中にあるフィンガー素子が受信しているパス及び信号強度を、各フィンガー素子から読み込む。

【0045】そして、次のステップSP14において、フィンガー割り当て部17A2は、ステップSP13で読み込んだ受信パスとフィンガー割り当て候補の上位（NUM_FINGER数のみ）パスとの比較を行い、同じパスが存在する場合には、そのフィンガー素子の受信動作をそのままの状態に維持し、フィンガー割り当て候補からそのパスを削除する。一方、同じパスが存在しない場合には、その他のフィンガー素子に該当パスを割り当てる。

【0046】このとき、フィンガー割り当て部17A2は、かかる割り当て結果を5ビットのデータとして出力し、フィンガー素子として割り振った信号処理素子に対応するビットを「1」に設定し、そうでないビットを「0」に設定する。

【0047】そしてこのデータは、信号処理素子制御部17A3を介して、第2～第6の信号処理素子12～16に与えられ、各時点の受信状態に応じて定まる最適な数の信号処理素子がフィンガー素子として動作し得る状態になる。

【0048】（B-3）第1の実施形態の効果

以上のように、この第1の実施形態によれば、常に、信号強度の高い有効パスを最大限利用した最大比合成による復調が可能となる。なお、個々のパスは、独立した伝送路を經由して受信装置に到来しており、各パスで起こる伝送路誤りは、他のパスで起こり得る誤りと独立して発生すると考えられるので、より多くのパスを合成することにより、誤りの発生を抑えることができ、より良好な通信品質を期待できる。

【0049】また、有効パス数が少ない易合には、搭載されている信号処理素子を、他の用途、例えば信号検出／信号強度推定用や低消費電力化のためのアイドル動作に割り振ることが可能となり、資源の有効利用を実現できる。

【0050】（C）第2の実施形態

（C-1）全体構成

続いて、第2の実施形態に係るCDMA受信装置の構成を示す。なお、図5は、第1の実施形態に係るCDMA受信装置の構成について表した図1との対応同一部分に対応同一符号を付して示したものであり、信号処理素子割り振り部17Bの構成が一部異なっている点を除き、基本的に第1の実施形態の構成と同様の構成を有している。

【0051】ここで、信号処理素子割り振り部17Bは、マルチパス検出部17A1、サーチャー数計算部17B1、フィンガー割り当て部17A2'、信号処理素子制御部17A3からなる。このうち、第2の実施形態に特有の構成部分は、新たに設けたサーチャー数計算部17B1と、前述のフィンガー割り当て部17A2'に対し一部処理動作を異にするフィンガー割り当て部17A2'を設けた点の2点である。

【0052】サーチャー数計算部17B1は、隣接基地局リストとして与えられる隣接基地局の数を基に、サーチャー素子として機能させる信号処理素子の数を適応的に設定する手段である。ここで、サーチャー数計算部17B1は、隣接基地局数が多いとき、サーチャー素子に割り当てる信号処理素子の数を増やし、その反対に隣接基地局数が少ないとき、サーチャー素子に割り当てる信号処理素子の数を減らすよう動作する。これは、検索に要する時間が隣接基地局数に比例して増大するため、その処理に要する時間の短縮を図るためである。このため、サーチャー数計算部17B1は、2つのしきい値を有し、当該しきい値と隣接基地局数との比較により、3段階の制御を実現している。

【0053】フィンガー割り当て部17A2'は、前述のフィンガー割り当て部17A2と同様、受信状態を基にフィンガー素子に割り当てる信号処理素子の数を設定する手段である。違いは、この第2の実施形態に係るフィンガー割り当て部17A2'が、サーチャー数計算部17B1から与えられるサーチャー素子数を優先し、事

前に、当該サーチャー素子数をフィンガー素子に割り当てる信号処理素子の対象から除くよう動作する点である。

【0054】（C-2）信号処理素子割り振り部の処理動作

続いて、以上の構成を有するCDMA受信装置における特有の処理動作、すなわち、サーチャー数計算部17B1及びフィンガー割り当て部17A2'における処理動作の内容を、図6及び図7を用いて説明する。

【0055】まず、図6に、サーチャー数計算部17B1の処理内容を示す。本処理では、外部から与えられる隣接基地局数を基に、信号処理素子のうちの何個の信号処理素子を、サーチャー素子として割り当てるか否かが決定される。

【0056】サーチャー数計算部17B1は、処理を開始すると、ステップSP21の処理において、基地局（送信機）から与えられる隣接基地局リストに含まれる基地局数を計数し、それを隣接基地局数とする。

【0057】次に、サーチャー数計算部17B1は、ステップSP22に進み、ステップSP21で計数した計数結果が、2つあるしきい値のうち小さい方の第1のしきい値TH NUM NSET1より大きいか否かを判定する。

【0058】ここで否定結果が得られた場合、サーチャー数計算部17B1は、隣接基地局数が少ないと判断してステップSP23に進み、サーチャー素子に割り当てる信号処理素子数NUM SRCHを「1」に設定する。

【0059】一方、肯定結果が得られた場合、サーチャー数計算部17B1は、ステップSP24に進み、2つあるしきい値のうち大きい方の第2のしきい値TH NUMNSET2より大きいか否かを判定する。

【0060】このステップSP24の判定で否定結果が得られた場合、すなわち、与えられた隣接基地局数が第1のしきい値より大きい第2のしきい値より小さいことが分かった場合、サーチャー数計算部17B1は、隣接基地局数がやや多いと判断してステップSP25に進み、サーチャー素子に割り当てる信号処理素子数NUM SRCHを「2」に設定する。

【0061】一方、ステップSP24の判定で肯定結果が得られた場合、すなわち、与えられた隣接基地局数が第1及び第2のしきい値より大きいことが分かった場合、サーチャー数計算部17B1は、隣接基地局数が多いと判断してステップSP26に進み、サーチャー素子に割り当てる信号処理素子数NUM SRCHを「3」に設定する。

【0062】以上の動作により、サーチャー数計算部17B1は、サーチャー素子に割り当てる信号処理素子数を「1」ないし「3」のいずれかに設定する。

【0063】次に、かかる処理の結果得られたサーチャー

素子数を基に処理を行うフィンガー割り当て部17A2'の処理動作を、図7を用いて説明する。

【0064】ここで、フィンガー割り当て部17A2'は、6個ある信号処理素子のうち何個の信号処理素子を最終的にフィンガー素子として割り当てるかを決定する処理と、決定されたフィンガー素子にパスを割り当てる処理を実行する。

【0065】まず、フィンガー割り当て部17A2'は、ステップSP31の処理において、サーチャー計算部17B1が隣接基地局数に応じて設定したサーチャー素子数を、フィンガー素子数に割り当てる対象から予め除去しておく処理を実行する。このため、フィンガー割り当て部17A2'は、全信号処理素子の数「6」からサーチャー計算部17B1で求めたサーチャー素子数SRCH NUMを減算する処理を行う。

【0066】このように、フィンガー素子に割り当て可能な信号処理素子の数が決定すると、フィンガー割り当て部17A2'は、次のステップSP32の処理で、フィンガー割り当て候補パスを信号強度順に並べ替える。なおここでの処理では、前述のマルチパス検出時と同様、サイトダイバーシチを重視したい場合には、各基地局からの最強パスに重みを付けてから本処理を行っても良い。

【0067】この並び替えが終了すると、フィンガー割り当て部17A2'は、ステップSP33に移り、現復調中にあるフィンガー素子が受信しているパス及び信号強度を、各フィンガー素子から読み込む。

【0068】そして、次のステップSP34において、フィンガー割り当て部17A2'は、ステップSP33で読み込んだ受信パスとフィンガー割り当て候補の上位（NUM_FING数のみ）パスとの比較を行い、同じパスが存在する場合には、そのフィンガー素子の受信動作をそのままの状態で維持し、フィンガー割り当て候補からそのパスを削除する。一方、同じパスが存在しない場合には、その他のフィンガー素子に該当パスを割り当てる。

【0069】このとき、フィンガー割り当て部17A2'は、かかる割り当て結果を5ビットのデータとして出力し、フィンガー素子として割り振った信号処理素子に対応するビットを「1」に設定し、そうでないビットを「0」に設定する。

【0070】そしてこのデータは、信号処理素子制御部17A3を介して、第2～第6の信号処理素子12～16に与えられ、各時点の受信状態に応じて定まる最適な数の信号処理素子がフィンガー素子として動作し得る状態になる。

【0071】（C-3）第2の実施形態の効果

以上のように、この第2の実施形態によれば、隣接基地局数が増えるに従い、サーチャー素子に割り当てる信号処理素子の数を増加させることができ、従来装置のよう

な課題、すなわち、サーチャー素子に割り当てられている信号処理素子の数が固定であるため、隣接基地局数が増えるに従って処理に要する時間が増大するという課題をなくし得、隣接基地局数が多い環境下での信号検出及び信号強度の測定に要する処理時間の短縮を実現できる。

【0072】このように、隣接基地局の検出に要する時間を高速化できることにより、素早いハンドオフの実現を可能とし、最適な受信状態（最適な基地局（送信機）との交信）を常に維持することが期待できる。

【0073】（D）第3の実施形態

（D-1）全体構成

続いて、第3の実施形態に係るCDMA受信装置の構成を示す。なお、図8は、第2の実施形態に係るCDMA受信装置の構成について表した図5との対応同一部分に対応同一符号を付して示したものであり、信号処理素子割り振り部17Cの構成が一部異なっている点を除き、基本的に第2の実施形態の構成と同様の構成となる。

【0074】ここで、信号処理素子割り振り部17Cは、マルチパス検出部17A1、サーチャー数計算部17B1'、フィンガー割り当て部17A2'、信号処理素子制御部17A3からなる。このうち、第3の実施形態に特有の構成部分は、サーチャー数計算部17B1'である。

【0075】このサーチャー数計算部17B1'は、サーチャー素子に割り当てる信号処理素子の数を、受信信号の信号強度に基づいて設定するよう構成されている点で、第2の実施形態と異なっている。すなわち、このサーチャー数計算部17B1'は、信号強度が下がるとサーチャー素子に割り当てる信号処理素子の数を増やし、信号強度が上がるとサーチャー素子に割り当てる信号処理素子の数を少なく設定するよう動作する。

【0076】これは、信号品質を維持するため、信号強度が低下した場合には、早急により感度の良好なパスを検索できるようにするためである。このため、サーチャー数計算部17B1'は、2つのしきい値を有し、当該しきい値と総合受信レベルとの比較により、3段階の制御を実現している。

【0077】（D-2）信号処理素子割り振り部の処理動作

続いて、以上の構成を有するCDMA受信装置における特有の処理動作、すなわち、サーチャー数計算部17B1'における処理動作の内容を、図9を用いて説明する。

【0078】サーチャー数計算部17B1'は、処理を開始すると、ステップSP41の処理において、受信動作中にある各フィンガー素子からの受信信号強度RSSIを読み込む。

【0079】次に、サーチャー数計算部17B1'は、ステップSP42に進み、ステップSP41で読み込んだ

だ全ての受信強度を足し合わせ、総合受信レベルTOT_RSSIを計算する。

【0080】そして、総合受信レベルTOT_RSSIが得られると、サーチャー数計算部17B1'は、当該総合受信レベルTOT_RSSIが、2つあるしきい値のうち大きい方の第1のしきい値TH_TOT_RSSIより大きいかな否かを判定する。

【0081】ここで肯定結果が得られた場合、サーチャー数計算部17B1'は、受信強度が強いと判断してステップSP44に進み、サーチャー素子に割り当てる信号処理素子数NUM_SRCHを「1」に設定する。

【0082】一方、否定結果が得られた場合、サーチャー数計算部17B1'は、ステップSP45に進み、2つあるしきい値のうち小さい方の第2のしきい値TH_TOT_RSSIより大きいかな否かを判定する。

【0083】このステップSP45の判定で肯定結果が得られた場合、すなわち、与えられた総合受信レベルTOT_RSSIが第1のしきい値より小さいが第2のしきい値より大きいことが分かった場合、サーチャー数計算部17B1'は、受信感度がやや強いと判断してステップSP46に進み、サーチャー素子に割り当てる信号処理素子数NUM_SRCHを「2」に設定する。

【0084】一方、ステップSP45の判定でも否定結果が得られた場合、すなわち、与えられた総合受信レベルTOT_RSSIが第2のしきい値より小さいことが分かった場合、サーチャー数計算部17B1'は、受信感度が弱いと判断してステップSP47に進み、サーチャー素子に割り当てる信号処理素子数NUM_SRCHを「3」に設定する。

【0085】以上の動作により、サーチャー数計算部17B1'は、サーチャー素子に割り当てる信号処理素子数を「1」ないし「3」のいずれかに設定する。

【0086】かかる処理の結果得られたサーチャー素子数は、フィンガー割り当て部17A2'に与えられる。

【0087】フィンガー割り当て部17A2'は、6個ある信号処理素子のうち何個の信号処理素子を最終的にフィンガー素子として割り当てるか決定する処理と、決定されたフィンガー素子にパスを割り当てるための処理を実行する。

【0088】まず、フィンガー割り当て部17A2'は、ステップSP31の処理において、サーチャー計算部17B1'が隣接基地局数に応じて設定したサーチャー素子数を、フィンガー素子数に割り当てる対象から予め除去しておく処理を実行する。このため、フィンガー割り当て部17A2'は、全信号処理素子の数「6」からサーチャー計算部17B1'で求めたサーチャー素子数SRCH_NUMを減算する処理を行う。

【0089】このように、フィンガー素子に割り当て可能な信号処理素子の数が決定すると、フィンガー割り当て部17A2'は、次のステップSP32の処理で、フ

フィンガー割り当て候補パスを信号強度順に並べ替える。なおここでの処理では、前述のマルチパス検出時と同様、サイトダイバーシチを重視したい場合には、各基地局からの最強パスに重みを付けてから本処理を行っても良い。

【0090】この並び替えが終了すると、フィンガー割り当て部 17A2' は、ステップ S33 に移り、現復調中にあるフィンガー素子が受信しているパス及び信号強度を、各フィンガー素子から読み込む。

【0091】そして、次のステップ SP34 において、フィンガー割り当て部 17A2' は、ステップ SP33 で読み込んだ受信パスとフィンガー割り当て候補の上位 (NUM_FINGER 数のみ) パスとの比較を行い、同じパスが存在する場合には、そのフィンガー素子の受信動作をそのままの状態に維持し、フィンガー割り当て候補からそのパスを削除する。一方、同じパスが存在しない場合には、その他のフィンガー素子に該当パスを割り当てる。

【0092】このとき、フィンガー割り当て部 17A2' は、かかる割り当て結果を 5 ビットのデータとして出力し、フィンガー素子として割り振った信号処理素子に対応するビットを「1」に設定し、そうでないビットを「0」に設定する。

【0093】そしてこのデータは、信号処理素子制御部 17A3 を介して、第 2～第 6 の信号処理素子 12～16 に与えられ、各時点の受信状態に応じて定まる最適な数の信号処理素子がフィンガー素子として動作し得る状態になる。

【0094】(D-3) 第 3 の実施形態の効果
以上のように、この第 3 の実施形態によれば、現受信中の総合受信レベルが下がるに従い、サーチャー素子に割り当てる信号処理素子の数を増やすことができるため、受信感度が劣化した場合でも、早急に現在よりも良好な信号を見つけ出し、ハンドオフ処理を行うことができる。

【0095】また、このように、より素早いハンドオフを実現できることにより、従来装置以上に良好な通信品質を保つことが期待できる。

【0096】(E) 第 4 の実施形態

(E-1) 全体構成

続いて、第 4 の実施形態に係る CDMA 受信装置の構成を示す。なお、図 10 は、第 2 の実施形態に係る CDMA 受信装置の構成について表した図 5 との対応同一部分に対応同一符号を付して示したものであり、信号処理素子割り振り部 17D の構成が一部異なっている点、及び、新たに信号処理プロセッサ 19 を設けた点を除き、基本的に第 2 の実施形態の構成と同様の構成を有している。

【0097】ここで、信号処理素子割り振り部 17D は、マルチパス検出部 17A1、サーチャー数計算部 1

7B1'、フィンガー割り当て部 17A2'、信号処理素子制御部 17A3 からなる。このうち、第 4 の実施形態に特有の構成部分は、サーチャー数計算部 17B1' である。

【0098】このサーチャー数計算部 17B1' は、サーチャー素子に割り当てる信号処理素子の数を、受信フレーム誤り率 (FER) に基づいて設定するよう構成されている点で、第 2 の実施形態と異なっている。すなわち、このサーチャー数計算部 17B1' は、受信フレーム誤り率 (FER) が上がるとサーチャー素子に割り当てる信号処理素子の数を増やし、受信フレーム誤り率 (FER) が下がるとサーチャー素子に割り当てる信号処理素子の数を少なく設定するよう動作するものである。

【0099】これは、信号品質を維持するため、受信フレーム誤り率 (FER) が上昇した場合には、早急により感度の良好なパスを検索できるようにするためである。このため、サーチャー数計算部 17B1' は、2 つのしきい値を有し、当該しきい値と総合受信レベルとの比較により、3 段階の制御を実現している。

【0100】他方、信号処理プロセッサ 19 は、シンボル合成部 18 の出力である、レイク合成後の受信データに含まれる、CRC (cyclic redundancy check) 等のフレーム品質検査ビットを基に誤りの有無を判定する手段であり、全受信フレームに対して誤りがあると判定されたフレーム数の割合を、サーチャー数計算部 17B1' に与えるため設けられている。

【0101】(E-2) 信号処理素子割り振り部の処理動作

続いて、以上の構成を有する CDMA 受信装置における特有の処理動作、すなわち、サーチャー数計算部 17B1' における処理動作の内容を、図 11 を用いて説明する。

【0102】この実施形態の場合、サーチャー数計算部 17B1' は、処理を開始すると、ステップ SP51 の処理において、現在の受信フレーム誤り率 (FER) が、2 つあるしきい値のうち小さい方の第 1 のしきい値 TH FER1 より小さいか否か判定する。

【0103】ここで肯定結果が得られた場合、サーチャー数計算部 17B1' は、誤り率が小さいと判断してステップ SP52 に進み、サーチャー素子に割り当てる信号処理素子数 NUM_SRCH を「1」に設定する。

【0104】一方、否定結果が得られた場合、サーチャー数計算部 17B1' は、ステップ SP53 に進み、2 つあるしきい値のうち大きい方の第 2 のしきい値 TH FER2 より小さいか否か判定する。

【0105】このステップ SP53 の判定で肯定結果が得られた場合、すなわち、現在の受信フレーム誤り率 (FER) が第 1 のしきい値より大きい第 2 のしきい値より小さいことが分かった場合、サーチャー数計算部

17B1”は、誤り率がやや大きくなったと判断してステップSP54に進み、サーチャー素子に割り当てる信号処理素子数NUM SRCHを「2」に設定する。

【0106】一方、ステップSP53の判定でも否定結果が得られた場合、すなわち、現在の受信フレーム誤り率(FER)が第2のしきい値よりも大きいことが分かった場合、サーチャー数計算部17B1”は、受信状態が劣化し誤り率が増加していると判断してステップSP55に進み、サーチャー素子に割り当てる信号処理素子数NUM SRCHを「3」に設定する。

【0107】以上の動作により、サーチャー数計算部17B1”は、サーチャー素子に割り当てる信号処理素子数を「1」ないし「3」のいずれかに設定する。

【0108】かかる処理の結果得られたサーチャー素子数は、前述の第2の実施形態と同様に動作するフィンガー割り当て部17A2’に与えられる。

【0109】フィンガー割り当て部17A2’は、6個ある信号処理素子のうち何個の信号処理素子を最終的にフィンガー素子として割り当てるか決定する処理と、決定されたフィンガー素子にパスを割り当てる処理を実行する。

【0110】まず、フィンガー割り当て部17A2’は、ステップSP31の処理において、サーチャー数計算部17B1”が隣接基地局数に応じて設定したサーチャー素子数を、フィンガー素子数に割り当てる対象から予め除去しておく処理を実行する。このため、フィンガー割り当て部17A2’は、全信号処理素子の数「6」からサーチャー数計算部17B1”で求めたサーチャー素子数SRCH NUMを減算する処理を行う。

【0111】このように、フィンガー素子に割り当て可能な信号処理素子の数が決定すると、フィンガー割り当て部17A2’は、次のステップSP32の処理で、フィンガー割り当て候補パスを信号強度順に並べ替える。なおここでの処理では、前述のマルチパス検出時と同様、サイトダイバーシチを重視したい場合には、各基地局からの最強パスに重みを付けてから本処理を行っても良い。

【0112】この並び替えが終了すると、フィンガー割り当て部17A2’は、ステップSP33に移り、現復調中にあるフィンガー素子が受信しているパス及び信号強度を、各フィンガー素子から読み込む。

【0113】そして、次のステップSP34において、フィンガー割り当て部17A2’は、ステップSP33で読み込んだ受信パスとフィンガー割り当て候補の上位(NUM_FING数のみ)パスとの比較を行い、同じパスが存在する場合には、そのフィンガー素子の受信動作をそのままの状態で維持し、フィンガー割り当て候補からそのパスを削除する。一方、同じパスが存在しない場合には、その他のフィンガー素子に該当パスを割り当てる。

【0114】このとき、フィンガー割り当て部17A2’は、かかる割り当て結果を5ビットのデータとして出力し、フィンガー素子として割り振った信号処理素子に対応するビットを「1」に設定し、そうでないビットを「0」に設定する。

【0115】そしてこのデータは、信号処理素子制御部17A3を介して、第2～第6の信号処理素子12～16に与えられ、各時点の受信状態に応じて定まる最適な数の信号処理素子がフィンガー素子として動作し得る状態になる。

【0116】(E-3)第4の実施形態の効果
以上のように、この第4の実施形態によれば、受信状態の劣化、すなわち、受信フレーム誤り率(FER)の上昇に従い、サーチャー素子に割り当てる信号処理素子の数を増やすことができるため、受信状態が劣化した場合でも、早急に現在よりも良好な信号を見つけ出し、ハンドオフ処理を行うことができる。

【0117】また、受信フレーム誤り率(FER)という、通信品質により密着した情報を尺度としてサーチャー素子に割り当てる信号処理素子の数を設定するようにしたことにより、より効率的な信号処理素子の振り分けが可能となる。

【0118】(F)第5の実施形態

(F-1)全体構成

続いて、第5の実施形態に係るCDMA受信装置の構成を示す。なお、図12は、第1の実施形態に係るCDMA受信装置の構成について表した図1との対応同一部分に対応同一符号を付して示したものであり、信号処理素子割り振り部17Eの構成が一部異なっている点を除き、基本的に第1の実施形態の構成と同様の構成を有している。

【0119】ここで、信号処理素子割り振り部17Eは、マルチパス検出部17A1、フィンガー割り当て部17A2”、信号処理素子制御部17A3からなる。このうち、第5の実施形態に特有の構成部分は、フィンガー割り当て部17A2”である。

【0120】このフィンガー割り当て部17A2”は、受信機の受信モードに応じて各機能、すなわち、サーチャー素子用及びフィンガー素子用に割り当てる信号処理素子の数を適応的に切り替えるよう構成されている点で、第1の実施形態と異なっている。

【0121】すなわち、このフィンガー割り当て部17A2”は、(1)電源入力直後等におけるCDMA信号との同期処理である初期同期時モードと、(2)携帯電話等における着呼の待ち受け時モードと、(3)実際の通信時モードとで、サーチャー素子及びフィンガー素子に割り当てる信号処理素子の数をそれぞれに応じた最適な値に設定するようになっている。

【0122】(F-2)信号処理素子割り振り部の処理動作

続いて、以上の構成を有するCDMA受信装置における特有の処理動作、すなわち、フィンガー割り当て部17A2”における処理動作の内容を、図13を用いて説明する。

【0123】この実施形態の場合、フィンガー割り当て部17A2”は、処理を開始すると、まずステップSP61において、現受信モードが初期同期時モードか否かを判定する。ここで、肯定結果が得られた場合、すなわち、初期同期時には、フィンガー割り当て部17A2”は、ステップSP62に進み、未だ確定していない受信信号のタイミングを早急に確定すべく、6個全ての信号処理素子11～16をサーチャー素子に割り当てよう動作する。これにより、より高速なCDMA信号との同期処理が可能になる。

【0124】一方、否定結果が得られた場合、フィンガー割り当て部17A2”は、ステップSP63に進み、今度は、現受信モードが待ち受けモードか否かを判定する。このとき肯定結果が得られた場合には、フィンガー割り当て部17A2”は、ステップSP64に進み、例えば、サーチャー素子数及びフィンガー素子数を共に3個に設定する。

【0125】これは、待ち受け時には、通常1つの基地局とのみの交信でサイトダイバーシチを行わないため、多数のフィンガー素子を必要としないという理由と、サイトダイバーシチを用いない分、ハンドオフ先の信号をより高速に行う必要があるという理由のためである。

【0126】なおこのステップSP63でも否定結果が得られた場合には、フィンガー割り当て部17A2”は、現受信モードが通信モードであると判断し、ステップSP63に進む。このとき、フィンガー割り当て部17A2”は、ステップSP64に進み、例えば、サーチャー素子に割り当てる信号処理素子の数を2個に、フィンガー素子に割り当てる信号処理素子の数を4個に設定する。

【0127】これは、通信時には、ソフトハンドオフ等の用途、また通信品質を向上する必要から、比較的多数のフィンガーを必要とするためである。

【0128】さて、フィンガー割り当て部17A2”は、かかる処理により、フィンガー素子に割り当てる信号処理素子の数が決定されると、ステップSP66に移り、マルチパス検出部17A1から与えられる割り当て候補のフィンガー素子のうち信号強度のフィンガー割り当て候補パスを信号強度順に並べ替える。

【0129】そして並び替えが終了すると、フィンガー割り当て部17A2”は、ステップS67に移り、現復調中にあるフィンガー素子が受信しているパス及び信号強度を、各フィンガー素子から読み込む。

【0130】そして、次のステップSP68において、フィンガー割り当て部17A2”は、ステップSP66で読み込んだ受信パスとフィンガー割り当て候補の上位

(NUM_FING数のみ)パスとの比較を行い、同じパスが存在する場合には、そのフィンガー素子の受信動作をそのままの状態で維持し、フィンガー割り当て候補からそのパスを削除する。一方、同じパスが存在しない場合には、その他のフィンガー素子に該当パスを割り当てるように動作する。

【0131】ここで、フィンガー割り当て部17A2”は、かかる割り当て結果を5ビットのデータとして出力し、フィンガー素子として割り振った信号処理素子に対応するビットを「1」に設定し、そうでないビットを「0」に設定する。

【0132】そしてこのデータは、信号処理素子制御部17A3を介して、第2～第6の信号処理素子12～16に与えられ、各時点における受信状態に応じて定まる最適な数の信号処理素子がフィンガー素子として適応的に動作されることになる。

【0133】(F-3)第5の実施形態の効果
以上のように、この第5の実施形態によれば、受信機の受信モードに応じて、サーチャー数及びフィンガー数を決定できるので、各モードごとに必要な処理を、より高速・高効率に実現できるようになる。

【0134】(G)他の実施形態

なお、上述の各実施形態においては、サーチャー用素子及びフィンガー用素子に割り当てる信号処理素子の決定時に参照する受信状況の例として、復調可能なパス又はセルの数(第1の実施形態)、隣接基地局の数(第2の実施形態)、現受信中の基地局からの受信信号強度(第3の実施形態)、受信フレーム誤り率(FER)(第4の実施形態)、受信モード(第5の実施形態)を適用する場合について述べたが、これに限られるものでなく、移動速度、使用時刻、システム環境(通信に使用できる帯域等)等を考慮にいれても良い。

【0135】また、上述の実施形態においては、CDMA受信装置内に、サーチャー素子専用の1個の信号処理素子と、サーチャー素子及びフィンガー素子の双方に適用可能な5個の信号処理素子とを搭載する場合について述べたが、全ての信号処理素子としてサーチャー素子及びフィンガー素子の双方に適用可能なものを用いても良い。またこの他、サーチャー素子専用の信号処理素子とフィンガー素子専用の処理素子とその双方に適用可能な信号処理素子の3種類の信号処理素子を備えるものを搭載するようにしても良い。

【0136】また、上述の実施形態においては、CDMA受信装置について説明したが、サーチャー素子機能とフィンガー素子機能の双方を搭載し、かつ、フィンガー素子において受信された受信信号を合成受信する装置一般に適用し得る。

【0137】

【発明の効果】上述のように、本発明における合成受信装置によれば、信号検出若しくは信号強度の推定用に用

いられるサーチャー素子機能と、信号復調用に用いられるフィンガー素子機能の双方を有し、一方又は双方の機能の選択使用が可能な、少なくとも 1 以上の信号処理素子と、自装置の受信状況に応じ、サーチャー素子機能用に割り当てる信号処理素子の数と、フィンガー素子機能用に割り当てる信号処理素子の数を、適応的に設定する割り振り制御手段とを備えたことにより、受信状況に応じた適応的なサーチャー素子機能用及びフィンガー素子機能用の割り当てを実現でき、従来装置に比して受信状況の変動に強い合成受信装置を実現することができる。

【図面の簡単な説明】

【図 1】第 1 の実施形態例の構成を示すブロック図である。

【図 2】信号処理素子の内部構成を示すブロック図である。

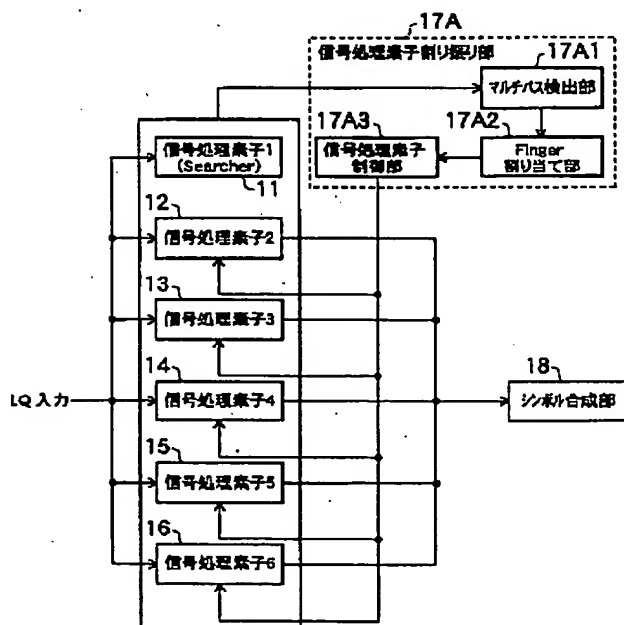
【図 3】第 1 の実施形態におけるマルチパス検出部の処理内容を示すフローチャートである。

【図 4】第 1 の実施形態におけるフィンガー割り当て部の処理内容を示すフローチャートである。

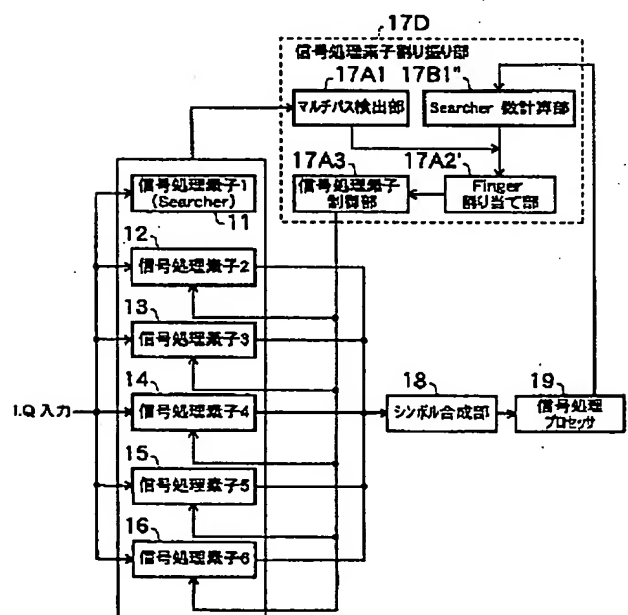
【図 5】第 2 の実施形態例の構成を示すブロック図である。

【図 6】第 2 の実施形態におけるサーチャー数計算部の処理内容を示すフローチャートである。

【図 1】



【図 10】



【図 7】第 2 の実施形態におけるフィンガー割り当て部の処理内容を示すフローチャートである。

【図 8】第 3 の実施形態例の構成を示すブロック図である。

【図 9】第 3 の実施形態におけるサーチャー数計算部の処理内容を示すフローチャートである。

【図 10】第 4 の実施形態例の構成を示すブロック図である。

【図 11】第 4 の実施形態におけるサーチャー数計算部の処理内容を示すフローチャートである。

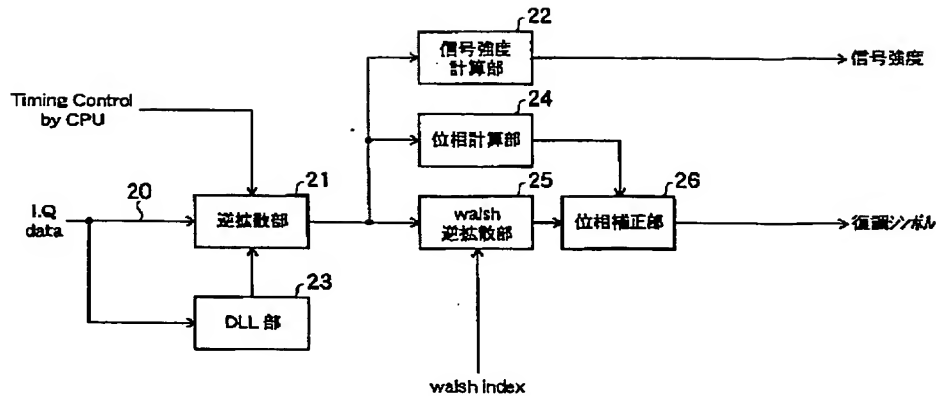
【図 12】第 5 の実施形態例の構成を示すブロック図である。

【図 13】第 5 の実施形態におけるフィンガー割り当て部の処理内容を示すフローチャートである。

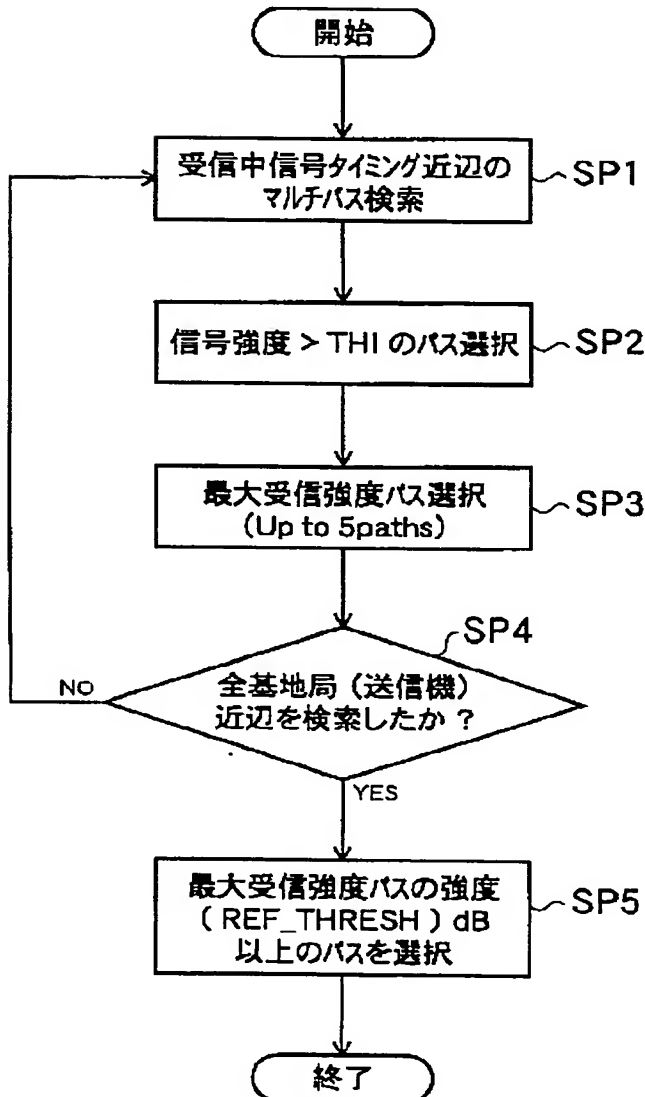
【符号の説明】

11～16…信号処理素子、17A～17E…信号処理素子割り振り部、17A1…マルチパス検出部、17A2、17A2'、17A2''…フィンガー割り当て部、17A3…信号処理素子制御部、17B1、17B1'、17B1''…サーチャー数計算部、18…シンボル合成部、19…信号処理プロセッサ、21…逆拡散部、22…信号強度計算部、23…DLL部、24…位相計算部、25…ウォルシュ逆拡散部、26…位相補正部。

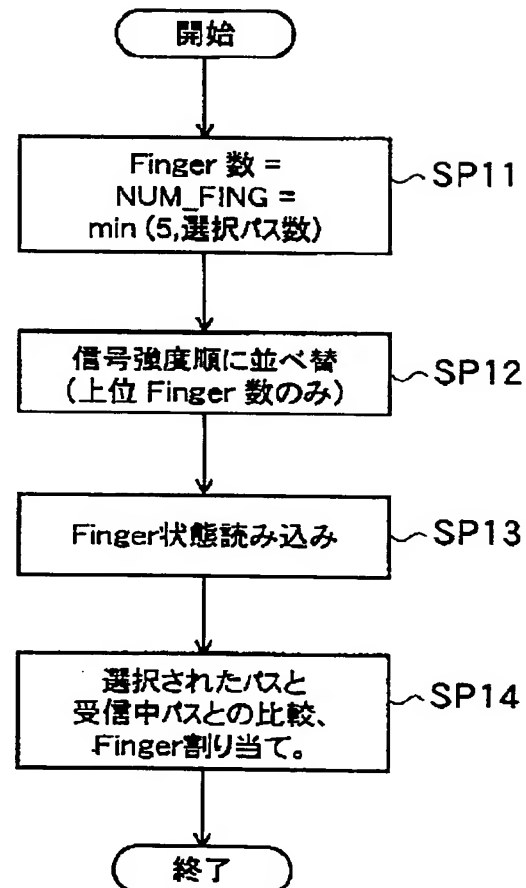
【図2】



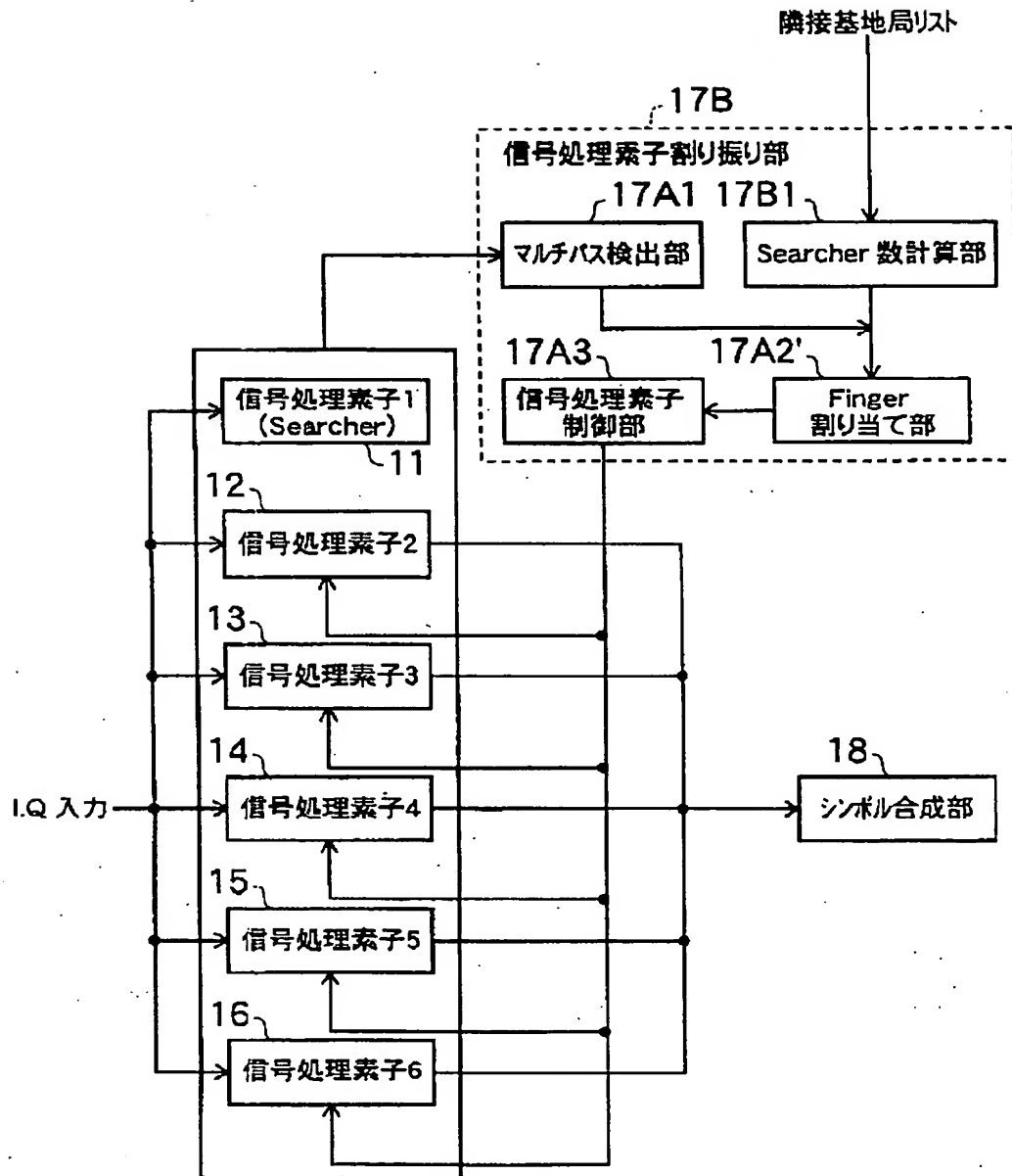
【図3】



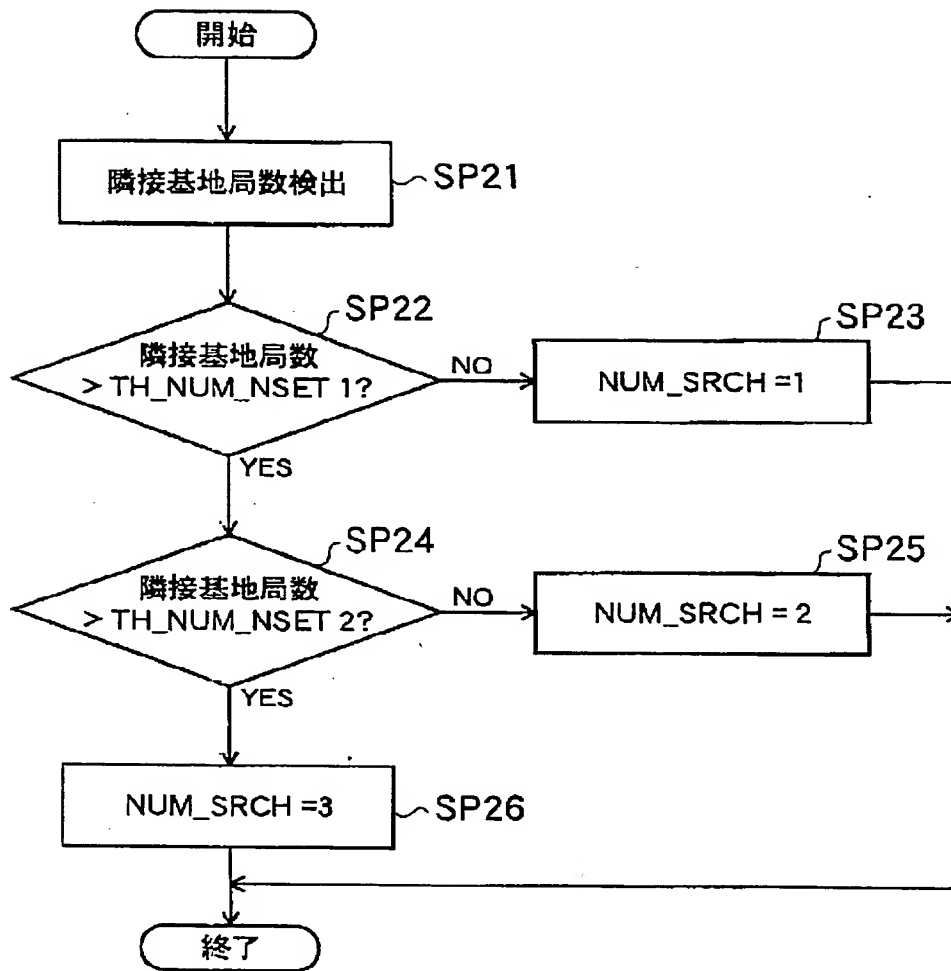
【図4】



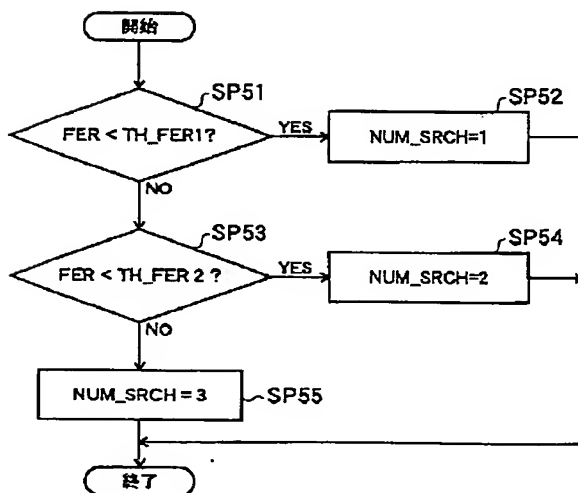
【図5】



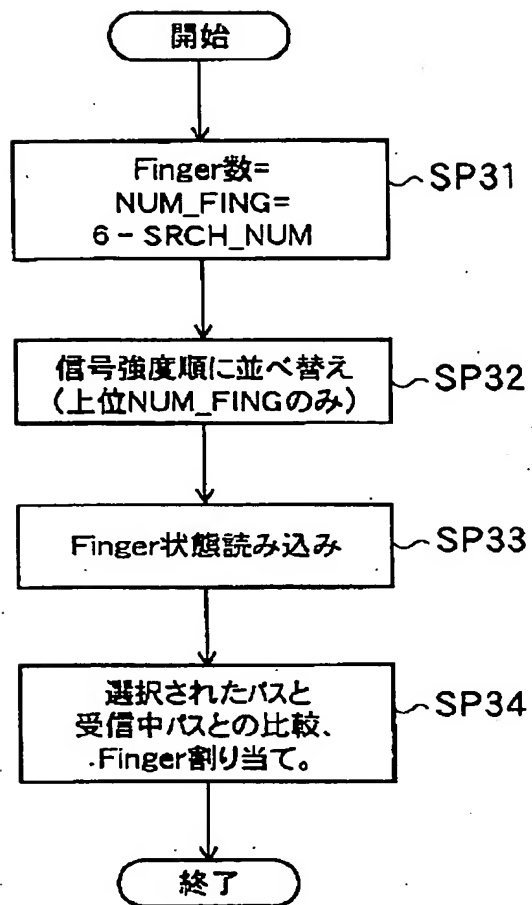
【図6】



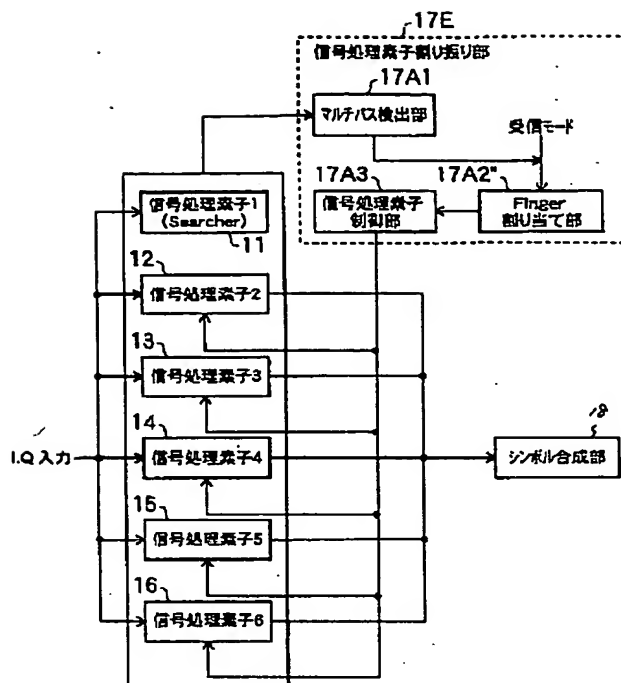
【図11】



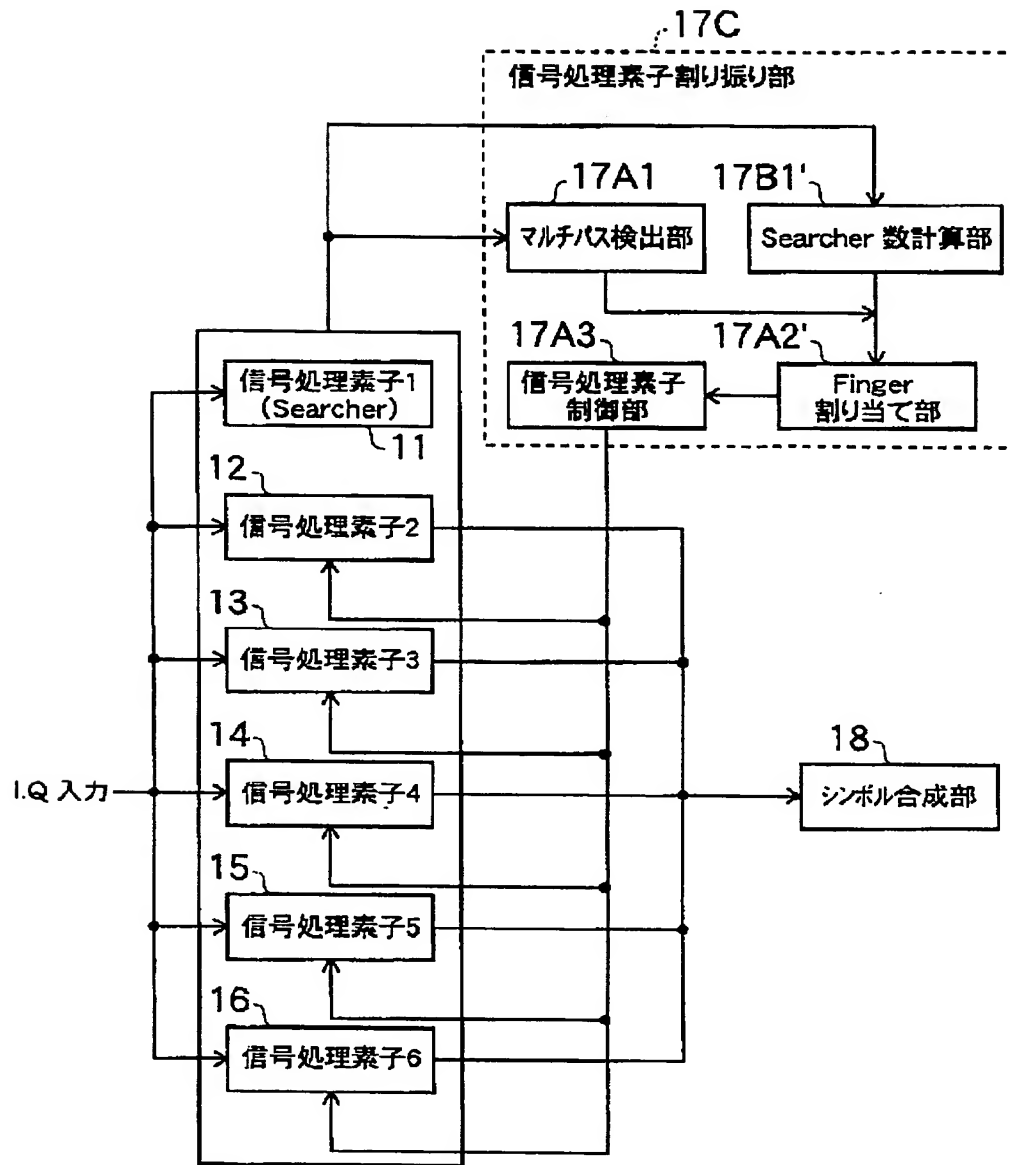
【図7】



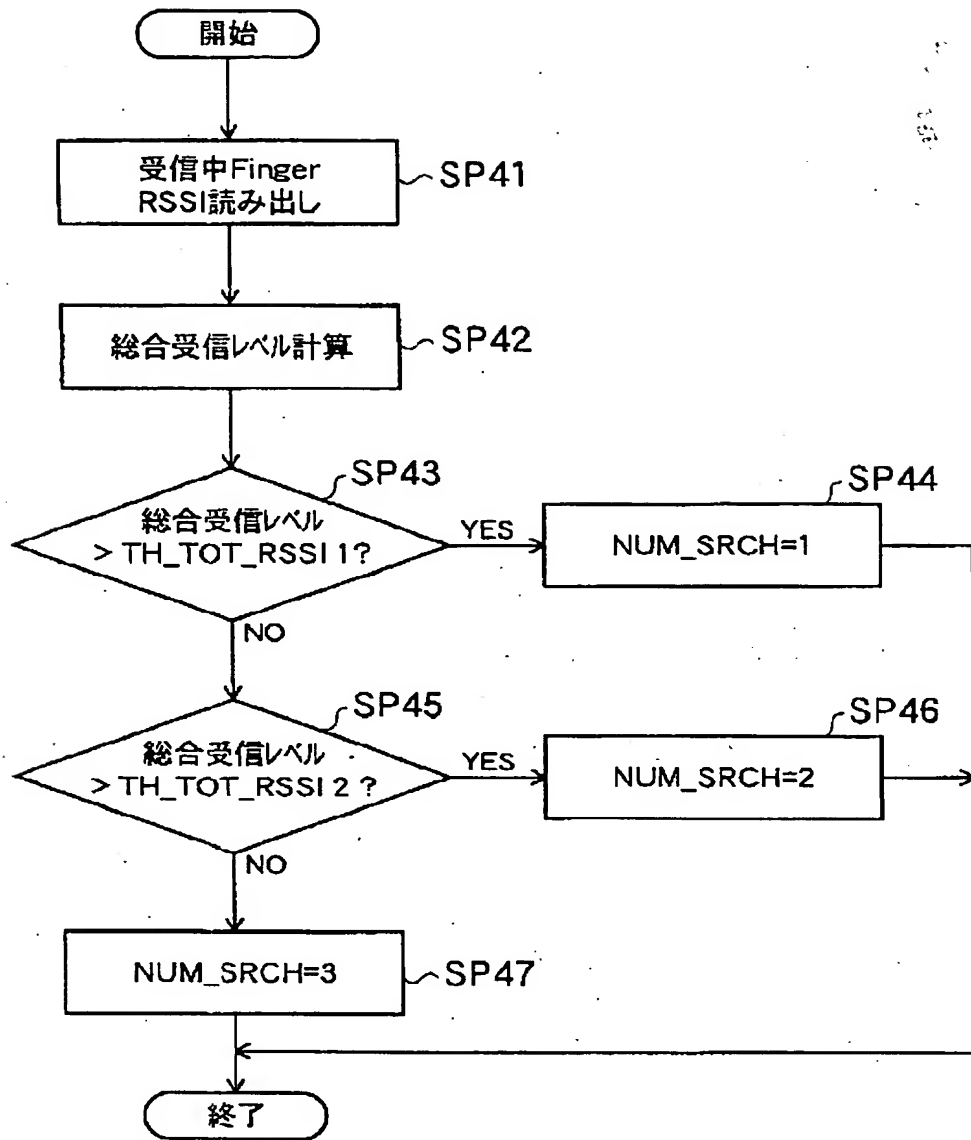
【図12】



【図8】



【図9】



【図 1 3】

